



DATOS DE IDENTIFICACIÓN DEL CURSO

DEPARTAMENTO:	Electrónica			
ACADEMIA A LA QUE PERTENECE:	Sistemas Digitales Básicos			
NOMBRE DE LA MATERIA:	Sistemas Digitales I			
CLAVE DE LA MATERIA:	ET209			
CARÁCTER DEL CURSO:	Obligatorio			
TIPO DE CURSO:	Curso Teórico			
No. DE CRÉDITOS:	11 créditos			
No. DE HORAS TOTALES:		Presencial		No presencial
ANTECEDENTES:	150 créditos(Elec), 150 créditos ó MT106 (Com), 150 créditos ó CC210 (Inf).			
CONSECUENTES:	Sistemas Digitales II			
CARRERAS EN QUE SE IMPARTE:	Ing. En Comunicaciones y Electrónica, Ing. En Computación Lic. En Informática			
FECHA DE ULTIMA REVISIÓN:	08 de Julio de 2013			

PROPÓSITO GENERAL

El propósito de este curso consiste en: que el estudiante sea capaz de diseñar sistemas digitales combinacionales óptimos utilizando las herramientas de diseño así, como hacer el análisis y prueba de los circuitos combinacionales ya implementados.

OBJETIVO TERMINAL

Establecer los fundamentos para el diseño de sistemas digitales de tipo combinacional y proporcionar la herramienta matemática para lograr optimizar los mismos. Formando con ello elementos para el análisis y prueba de circuitos lógicos combinacionales ya implementados.

CONOCIMIENTOS PREVIOS

**Circuitos eléctricos (Elec),
Lógica y conjuntos (Inf. y Com)**



UNIVERSIDAD DE GUADALAJARA

CENTRO UNIVERSITARIO DE CIENCIAS EXACTAS E INGENIERÍAS
DIVISIÓN DE ELECTRÓNICA Y COMPUTACIÓN



HABILIDADES Y DESTREZAS A DESARROLLAR

Al término de la materia, el alumno adquirirá la competencia de desarrollar diseños electrónicos digitales combinatoriales para implementar sistemas que solucionen problemas reales.

ACTITUDES Y VALORES A FOMENTAR

Trabajo de colaboración en equipo. Respeto y cuidado del entorno. Disposición por los procesos de mejora continua. Sentido de responsabilidad social, compromiso con la continuidad, puntualidad y asistencia, orden y disciplina.

METODOLOGÍA DE ENSEÑANZA APRENDIZAJE

Método	Método tradicional de exposición	Método Audiovisual	Aula Interactiva	Multimedia	Desarrollo de proyecto	Dinámicas	Estudio de casos	Otros (Especificar)
%	40	20				20	20	



CONTENIDO TEMÁTICO

MODULO 1. Introducción a los Sistemas Digitales y Diseño Digital		6 HRS
<i>OBJETIVO DEL MODULO</i> El alumno conocerá conceptos básicos de los sistemas digitales así como las nuevas tendencias tecnológicas en Diseño de Hardware Digital.		
1.1	TEMA Sistemas Digitales y Analógicos	4 HRS
	<i>OBJETIVO DEL TEMA</i> El alumno conocerá los sistemas analógicos y los sistemas digitales mencionando características y ejemplos.	
1.1.1	SUBTEMA Sistemas Analógicos	
	<i>OBJETIVO DEL SUBTEMA</i> El alumno conocerá los sistemas analógicos mencionando características y ejemplos.	
1.1.2	SUBTEMA Sistemas Digitales	
	<i>OBJETIVO DEL SUBTEMA</i> El alumno conocerá los sistemas digitales mencionando características y ejemplos.	
1.1.3	SUBTEMA Sistemas Digitales Combinacionales y Secuenciales	
	<i>OBJETIVO DEL SUBTEMA</i> El alumno conocerá la clasificación los sistemas digitales y diferenciara los combinacionales de los secuenciales mencionando características y ejemplos.	
1.2	TEMA Hardware Digital	2 HRS
	<i>OBJETIVO DEL TEMA</i> El alumno conocerá las nuevas tendencias tecnológicas en Diseño de Hardware Digital ilustrando casos reales.	
1.2.1	SUBTEMA El proceso de Diseño	
	<i>OBJETIVO DEL SUBTEMA</i> El alumno conocerá el proceso de Diseño de un Sistema Digital desglosando un ejemplo en sus partes más importantes.	
1.2.2	SUBTEMA Diseño de Hardware Digital	
	<i>OBJETIVO DEL SUBTEMA TEMA</i> El alumno conocerá el proceso para el Diseño de Hardware Digital mencionando las nuevas tendencias tecnológicas.	



MODULO 2. Álgebra de Boole y Simplificación Lógica			20.5 HRS
<i>OBJETIVO DEL MODULO</i> El alumno aplicará el álgebra de Boole, resolviendo problemas reales.			
2.1	TEMA	Conceptos Básicos del Algebra Booleana	
	<i>OBJETIVO DEL TEMA</i> El alumno conocerá los conceptos básicos de los circuitos lógicos así como las leyes del álgebra de Boole, para diseñar circuitos lógicos combinacionales		
	2.1.1	SUBTEMA Circuitos de Conmutación	2
		<i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá los circuitos de conmutación de manera que identifique la analogía con las compuertas lógicas.	
	2.1.2	SUBTEMA Compuertas lógicas	2
		<i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá las compuertas lógicas distinguiéndolas de acuerdo a su función.	
	2.1.3	SUBTEMA Variables y Funciones booleanas	0.5
		<i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá las variables Booleanas para poder interpretar funciones.	
	2.1.4	SUBTEMA Tablas de Verdad	0.5
		<i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá las tablas de verdad para obtener el funcionamiento de un circuito o un sistema digital .	
	2.1.5	SUBTEMA Interpretación de Diagramas Lógicos	0.5
		<i>OBJETIVO DEL SUBTEMA</i> El alumno analizara los diagramas lógicos para obtener el funcionamiento de los mismos.	
	2.1.6	SUBTEMA Análisis de Cronogramas	0.5
		<i>OBJETIVO DEL SUBTEMA</i> El alumno analizara los cronogramas lógicos de manera que puede obtener de ellos el funcionamiento de un circuito o sistema digital.	
	2.1.7	SUBTEMA Interpretación de Funciones Lógicas	0.5
		<i>OBJETIVO DEL SUBTEMA</i> El alumno analizara las funciones lógicas para obtener los diagramas de las mismas.	
	2.1.8	SUBTEMA Leyes y Reglas del Álgebra de Boole	4
		<i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá la importancia de las leyes y reglas del álgebra de boole	



		para el diseño y simplificación de circuitos lógicos.		
	2.1.9	SUBTEMA Simplificación de las Funciones lógicas empleando las leyes y reglas del Algebra de Boole <i>OBJETIVO DEL TEMA</i> El alumno aplicara las leyes y reglas del álgebra de boole para el diseño y simplificación de funciones lógicas.		4
2.2	TEMA Representación de las funciones Booleanas			
	2.2.1	SUBTEMA Suma de Productos normales (SOP) <i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá la suma de productos normales de funciones Booleanas.		0.5
	2.2.2	SUBTEMA Producto de Sumas normales (POS) <i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá el producto de sumas normales de funciones Booleanas.		0.5
	2.2.3	SUBTEMA Aplicación de normalización de Funciones <i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá la obtención de las funciones Booleanas normalizadas.		1
	2.2.4	SUBTEMA Aplicación del Algebra de Boole para resolver problemas reales. <i>OBJETIVO DEL SUBTEMA</i> El alumno aplicara sus conocimientos de Álgebra de Boole en un ejemplo real.		2
	2.2.5	SUBTEMA Conversión a compuertas NAND y NOR <i>OBJETIVO DEL SUBTEMA</i> El alumno aplicara la conversión a compuertas NAND Y NOR aprovechando su universalidad		2
2.3	TEMA Herramientas del Diseño asistido por computadora <i>OBJETIVO DEL TEMA</i> El alumno utilizara herramientas computarizadas (CAD) para diseñar y simular circuitos combinacionales.			
	2.3.1	SUBTEMA Simulación de las Compuertas Lógicas (AND, OR, NOT y XOR). <i>OBJETIVO DEL SUBTEMA</i> El alumno simulara con herramientas CAD las Compuertas Lógicas		
	2.3.2	SUBTEMA Simulación de una Función Lógica <i>OBJETIVO DEL SUBTEMA</i> El alumno simulara con herramientas CAD funciones Booleanas.		



MODULO 3. Optimización de funciones lógicas		19 HRS
<i>OBJETIVO DEL MODULO</i> El alumno será capaz de optimizar funciones para el diseño de circuitos lógicos combinacionales.		
3.1	TEMA Métodos de Minimización	
<i>OBJETIVO DEL TEMA</i> : El alumno será capaz de minimizar y optimizar funciones para el diseño circuitos lógicos.		
3.1.1	SUBTEMA Gráfico: Mapas de Karnaugh (Hasta 6 variables)	4
<i>OBJETIVO DEL SUBTEMA</i> El alumno conocerá y aplicará los Mapas de Karnaugh para la simplificación lógica.		
3.1.2	SUBTEMA Funciones con especificación incompleta	2
<i>OBJETIVO DEL SUBTEMA</i> El alumno conocerá y aplicará los Mapas de Karnaugh con funciones con especificación incompleta para la simplificación lógica		
3.1.3	SUBTEMA Ejemplos ilustrativos y aplicaciones	2
<i>OBJETIVO DEL SUBTEMA</i> El alumno aplicara sus conocimientos de los Mapas de Karnaugh para diseñar una aplicación real.		
3.2	TEMA Dispositivos Lógicos Programables	
<i>OBJETIVO DEL TEMA</i> El alumno comprenderá y aplicara los Dispositivos Lógicos Programables y memorias.		
3.2.1	SUBTEMA Clasificación de las arquitecturas de los PLD'S	1
<i>OBJETIVO DEL SUBTEMA</i> El alumno identificara los Dispositivos Lógicos Programables de acuerdo a su clasificación según su arquitectura.		
3.2.2	SUBTEMA Arquitectura del Gal16V8	1
<i>OBJETIVO DEL SUBTEMA</i> El alumno identificara y analizara la arquitectura del GAL16V8.		
3.2.3	SUBTEMA Software de programación para PLD'S	2
<i>OBJETIVO DEL SUBTEMA</i> El alumno conocerá y aplicara un software para la programación de los Dispositivos Lógicos Programables.		
3.2.4	SUBTEMA Terminología y operación general de la memoria	1.5
<i>OBJETIVO DEL SUBTEMA</i> El alumno describirá las memorias de lectura/escritura y memoria de sólo lectura		
3.2.5	SUBTEMA Arquitectura de la memorias ROM, RAM,	1.5



		SRAM, DRAM		
		<i>OBJETIVO DEL SUBTEMA</i> El alumno describirá la operación de las RAMs estáticas y dinámicas, EPROM,EEPROM y la memoria FLASH.		
3.3	TEMA	Método Tabular de Quine-McCluskey		
		<i>OBJETIVO DEL TEMA</i> El alumno comprenderá realizando aplicaciones del método Tabular de Quine-McCluskey.		
	3.3.1	SUBTEMA Funciones con especificación incompleta		2
		<i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá y utilizara las condiciones con especificación incompleta en el método Tabular de Quine-McCluskey.		
	3.3.2	SUBTEMA Ejemplos ilustrativos y aplicaciones		2
		<i>OBJETIVO DEL SUBTEMA</i> El alumno aplicara sus conocimientos del método tabular para diseñar una aplicación real.		
MODULO 4. Descripción de Sistemas Digitales Combinacionales en VHDL				5.5 HRS
		<i>OBJETIVO DEL MODULO</i> El alumno utilizara un software de programación de hardware para diseñar circuitos combinacionales.		
4.1	TEMA	VHDL		
		<i>OBJETIVO DEL TEMA</i>		
	4.1.1	SUBTEMA Introducción al VHDL		1
		<i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá la importancia de utilizar un lenguaje de programación de hardware.		
	4.1.2	SUBTEMA Entidades y Arquitecturas en VHDL		1
		<i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá la estructura de la programación de hardware.		
	4.1.3	SUBTEMA Tipos de Salidas en VHDL		1
		<i>OBJETIVO DEL SUBTEMA</i> El alumno identificara los tipos de salidas en la programación de hardware.		
	4.1.4	SUBTEMA Software de programación para VHDL		1
		<i>OBJETIVO DEL SUBTEMA</i> El alumno aplicara un software programación de hardware.		
	4.1.5	SUBTEMA Simulación de Funciones Lógicas en VHDL		1.5
		<i>OBJETIVO DEL SUBTEMA</i> El alumno simulara funciones		



		lógicas con un lenguaje de programación de hardware.		
MODULO 5. Circuitos Digitales Combinacionales			9 HRS	
<i>OBJETIVO DEL MODULO</i> El alumno conocerá y analizará la lógica combinatoria modular en circuitos integrados.				
	5.1.1	SUBTEMA Multiplexores <i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá y analizará los circuitos integrados Multiplexores y sus aplicaciones.		1
	5.1.2	SUBTEMA Síntesis de funciones lógicas mediante multiplexores <i>OBJETIVO DEL SUBTEMA</i> El alumno comprenderá y analizará los circuitos integrados multiplexores y sus aplicaciones.		2
	5.1.3	SUBTEMA Demultiplexores <i>OBJETIVO DEL SUBTEMA</i> El alumno analizará los circuitos integrados Demultiplexores y sus aplicaciones.		1
	5.1.4	SUBTEMA Codificadores <i>OBJETIVO DEL SUBTEMA</i> El alumno analizará los circuitos integrados Codificadores y sus aplicaciones.		1
	5.1.5	SUBTEMA Decodificadores <i>OBJETIVO DEL SUBTEMA</i> El alumno analizará los circuitos integrados Decodificadores y sus aplicaciones.		1
	5.1.5	SUBTEMA Convertidor de Código <i>OBJETIVO DEL SUBTEMA</i> El alumno analizará los circuitos integrados Convertidores de Código y sus aplicaciones.		1
	5.1.6	SUBTEMA Comparadores <i>OBJETIVO DEL SUBTEMA</i> El alumno analizará los circuitos integrados Comparadores y sus aplicaciones.		1
	5.1.7	SUBTEMA Circuitos Aritméticos <i>OBJETIVO DEL SUBTEMA</i> El alumno analizará los circuitos integrados Aritméticos y sus aplicaciones.		1



CRITERIOS DE EVALUACIÓN

Para aprobar la materia el alumno deberá apegarse al siguiente método de evaluación

TAREAS, TRABAJOS DE INVESTIGACIÓN BIBLIOGRÁFICA Y DISEÑO POR

PROGRAMAS ASISTIDO POR COMPUTADORA.

40 %

2 EXAMENES DEPARTAMENTALES.

60 %

BIBLIOGRAFÍA

BÁSICA

TÍTULO	AUTOR	EDITORIAL	AÑO DE EDICIÓN	% DE COBERTURA DEL CURSO
Fundamentos de Lógica Digital con diseño VHDL	Stephen Brown, Zvonko Vranesic	McGraw Hill	2006	90
Sistemas Digitales Principios y Aplicaciones.	Ronald J. Tocci	Prentice Hall	2007	80

COMPLEMENTARIA

TÍTULO	AUTOR	EDITORIAL	AÑO DE EDICIÓN	% DE COBERTURA DEL CURSO
Diseño Digital Principios y Aplicaciones.	John F. Wakerly.	Prentice Hall	2001.	75
Análisis y Diseño de Circuitos Lógicos Digitales.	Victor P. Nelson / D. Carroll / J. David Irwing	Prentice Hall	1996	75
Fundamentos de Sistemas Digitales.	Thomas L. Floyd	Prentice Hall	2006	75
Diseño digital	Alan B. Marcovitz	McGraw Hill	2005	70
Fundamentos de Diseño Lógico	Charles H. Roth, Jr.	Thompson	2005	30
VHDL El arte de programar sistemas	David G. Maxinez y Jessica Alcalá	CECSA	2002	20



UNIVERSIDAD DE GUADALAJARA

CENTRO UNIVERSITARIO DE CIENCIAS EXACTAS E INGENIERÍAS
DIVISIÓN DE ELECTRÓNICA Y COMPUTACIÓN



digitales				
Diseño Lógico Digital con tecnología Reprogramable GAL.	José Miguel Morán Loza	Tesis Profesional	1998	20

REVISIÓN REALIZADA POR:

NOMBRE DEL PROFESOR		FIRMA
M.C. Alicia García Arreola		
M.C. José Miguel Morán Loza		
M.C. María Patricia Ventura Nuñez		
Mtro. Sergio R. Itsuo Higashi		
M.C. José Martín Villegas González		
M.C. José Vladimir Quiroga Rojas		

Vo.Bo. Presidente de Academia

--

Vo.Bo. Jefe del Departamento

--

viernes, 26 de febrero de 2010